

CLIPPEDIMAGE- JP402243594A
PAT-NO: JP402243594A
DOCUMENT-IDENTIFIER: JP 02243594 A
TITLE: VAPOR GROWTH METHOD

PUBN-DATE: September 27, 1990

INVENTOR-INFORMATION:

NAME

MOTOYAMA, TAKUYUKI

ASSIGNEE-INFORMATION:

NAME

FUJITSU LTD

COUNTRY

N/A

APPL-NO: JP01062804

APPL-DATE: March 15, 1989

INT-CL (IPC): C30B025/02; H01L021/205

US-CL-CURRENT: 117/3,117/89 ,117/954

ABSTRACT:

PURPOSE: To form a growth layer having low defect density by repeating rapid raising and lowering treatment of a substrate temperature several times or above according to a specific method between initial crystal growth period and next crystal growth period in heteroepitaxial growth of a compound semiconductor single crystal by vapor growth method.

CONSTITUTION: In the method feeding a vapor raw material to the surface of a single crystal substrate and subjecting a single crystal different in lattice constant from the substrate crystal to epitaxial growth, treatment using the following constitution: The above-mentioned substrate is cooled in a state (e.g. spatially separated) where thermal conduction from a susceptor used for heating the substrate is prevented and then treatment heating the substrate by thermal conduction from the susceptor is carried out at least once.

COPYRIGHT: (C)1990,JPO&Japio

公開特許公報(A) 平2-243594

Int. Cl.⁹
 C 30 B 25/02
 // H 01 L 21/205

識別記号 庁内整理号
 Z 8518-4G
 7739-5F

④公開 平成2年(1990)9月27日

審査請求 未請求 請求項の数 1 (全4頁)

⑤発明の名称 気相成長法

⑥特 願 平1-62804

⑦出 願 平1(1989)3月15日

⑧発 明 者 井 上 利 一 神奈川県川崎市中原区上小田中1015番地 富士通株式会社
 内
 ⑧発 明 者 本 山 琢 之 神奈川県川崎市中原区上小田中1015番地 富士通株式会社
 内
 ⑨出 願 人 富士通株式会社 神奈川県川崎市中原区上小田中1015番地
 ⑩代 理 人 弁理士 井 桁 貞一

明 細 書

1 発明の名称

気 相 成 長 法

2 特許請求の範囲

気相原料を単結晶基板面に供給し、該基板結晶とは格子定数の異なる単結晶をエピタキシャル成長させる処理に於いて、

結晶成長期間と次の結晶成長期間の間に、前記基板を、該基板の加熱に使用するサセプトからの熱伝導を防止した状態で冷却し、次いで前記サセプトからの熱伝導によって前記基板を加熱する処理を、少なくとも1回行うことを特徴とする気相成長法。

3 発明の詳細な説明

(概 要)

本発明は主として半導体材料の気相へテロエビタキシャル成長に関し、

格子定数 差に起因する転位が成長層に伝播す

ることの抑止を目的とし、

初期成長層中に生じた転位を成長方向に伝播しないものに転ずるために行われる、基板温度の急激な昇降処理に於いて、

基板をサセプトから空間的に分離して降温させ、サセプトに接触させて昇温させる処理を包含して構成される。

熱容量の大きいサセプトとは独立に温度が下降するので、降温速度が速められ、転位の非伝播処理の効果が高められる。

(産業上の利用分野)

本発明は、典型的にはSi基板上にGaAsのような化合物半導体をエピタキシャル成長させる気相成長処理に関わり、特に格子定数の不整合によって生ずる転位を、成長層中に伝播させないための処理に関わるものである。

近年、GaAsのような半導体材料に異質接合を形成することが行われるようになり、そのため基板として結晶欠陥の少ない単結晶ウエハが求

められている。量子形成領域 欠陥を少なくするにはエピタキシャル成長層を利用することが考えられるが、経済性を考慮すれば、S1のように無欠陥単結晶が比較的廉価に得られる材料を下地結晶とし、これに無欠陥或いは低欠陥 GaAs層をエピタキシャル成長させて低欠陥層を形成することが望ましい。更に機械的強度の点でも、GaAsよりS1の方が下地基板として優れている。

しかしながら、S1の格子定数は5.431Å、GaAsのそれは5.653Åであって、通常用いられる二段階成長法によってS1基板上にGaAsをエピタキシャル成長させたのでは、この約4%の違いがミスフィット転位を発生させるので、低欠陥成長層を得ることが出来ない。

かかる格子不整合に対処する方法の一つに亜鉛格子を介在させるものがある。これは格子定数の異なる2層の夫々数原子層から成る層を交互に積層し、そこに亜鉛を吸収させることによって最終的なエピタキシャル成長層を低欠陥、低応力とする

GaAs/S1のヘテロ接合は、成長温度では結晶の歪が転位の形で吸収されるため応力は生じないが、両者の熱膨張係数が異なることから、第3図に示すように、成長温度以上ではGaAsに圧縮応力が、成長温度以下では引張応力が生じる。この正負の歪を繰り返し与えることにより、ヘテロ接合面から延在する転位どうしを結合させてループ状とし、或いは転位線の向きを変えて成長方向に延びないようにすることができる。

上記昇降温の繰り返しで、高温に保持する時間が設けられているのは、転位の移動速度は温度が高いほど速いことから、この期間に転位を移動させるためである。

(発明が解決しようとする課題)

上記処理においては、熱衝撃を強く与えるために基板温度の昇降速度は速ければ速いほどよい。ところが、通常 高周波加熱では基板はグラファイト・ブロック ようなセラブタに設置されており、高周波電流を停止してもセラブタ 熱容量が

も である、有効な方法であるが、現状ではコスト面から実用性に乏しいものである。

(従来の技術)

GaAs/S1のヘテロエピタキシャル成長ではミスフィット転位の発生は不可避であるが、これを成長層中に伝播させない処理性として、エピタキシャル成長を一旦停止し、これに熱衝撃を加えた後、再びエピタキシャル成長を行うことが提案されている。これは熱衝撃の応力によって転位を移動させ、転位どうしを連結したり方向を変えたりすることによって、それ以後のエピタキシャル層への伝播を抑制しようとするものである。

この処理による温度履歴の1例が第2図に示されている。例えば成長温度が700℃の場合、最初1~2μmのGaAs層を成長させ(成長Aの部分)、これを200℃/900℃の温度幅で急速に昇温と昇温を十回~十数回繰り返した後、再び700℃でエピタキシャル成長を行い(成長Bの部分)、量子形成層を成長させる。

大であるため、急速に降温させることはできず、熱衝撃を十分に強くすることが困難である。

(課題を解決するための手段)

本発明に包含されるヘテロエピタキシャル成長の処理では、

初期成長層中に生じた転位を成長方向に伝播しないものに転ずるために行われる、基板温度の急速な昇降処理に於いて、

基板をセラブタから空間的に分離して、即ち伝導による熱の侵入を無くした状態で降温させ、基板温度が下降した後セラブタに接触させて昇温させる処理が少なくとも1回、通常は数回以上繰り返される。

(作 用)

上記手段が採用された結果、最初の成長層中に生じている転位をループ状にしたり、方向を転じたりすることが効率良く行われることになり、昇降温の繰り返し処理の効果が高められている。

こ昇降速度は遅ければ遅いほど良いから、本発明のように熱容量 大きいサセブタから 熱伝導を無くして基板温度を下げれば、昇降速度が速められ、低位 昇降速度処理 効果が高められる。

(実施例)

第1図は本発明の実施に用いられる気相成長装置の構成を示す模式図である。图中、1は反応管、2は原料ガスの流れを整えて均一に成長させるための成長室、3はグラファイト・ブロックで造られたサセブタ、4はエピタキシャル成長の基板で、トレイ5に載せてサセブタ上に設置される。グラファイト製のフォーク6は基板を載せたトレイを反応管の下流側からサセブタ上に運ぶのに使用され、エピタキシャル成長実施時には管内の下流側に移されている。7はサセブタ加熱用のRFコイルである。更に、G・A・Sエピタキシャル成長の原料はH₂をキャリアガスとするA・S・H₂及びTMGである。以下、第1図及び第2図を参照しながら本発明の処理を説明する。

も特に問題はない。

上記の操作による基板温度の昇降を十数回繰り返した後、基板温度を700℃に戻し、原料ガスの供給を増して、第2図に成長Bと示されたエピタキシャル成長を実施する。

基板をサセブタから持ち上げる距離は10mm程度あれば十分に有効である。また、エピタキシャル成長の操作では、基板を持ち上げてサセブタ上に運び、下降させてサセブタに載せることは通常の作業であり、フォークの移動及び保持機構によって本発明の操作を支障なく行うことが出来る。

(発明の効果)

上記実施例の処理の如く、本発明では熱衝撃を与えるための昇降速度を急ならしめているため、低位を移動させる効果が大であり、最初のエピタキシャル成長層に生じた低位が、以後の成長層に伝播することを効果的に抑制している。その結果、本発明の気相成長法により、欠陥密度 低い化合物半導体層をエピタキシャル成長させるこ

第2図 温度履歴曲線で成長Aと記されたエピタキシャル成長期間、基板温度は第1図例のようにトレイ5を挟んでサセブタ上に載せられ、サセブタから 熱伝導により加熱されている。この処理で1~2μmのG・A・S層を成長させた後、原料ガス うちTMGの供給 停止し、またA・S・H₂はG・A・Sの熱分解を抑制するだけの量に減じて、基板温度を900℃に上昇させ、2~3分保持する。

次いで高周波電流を停止すると共にフォークを操作して、第1図例の如く、基板をサセブタから持ち上げ、200℃まで急冷する。基板が所定温度に降下するのにタイミングを合わせて高周波電流を運転し、フォークを操作して基板をサセブタに接触させ、急速に加熱する。第1図例は側面図を上方から見た平面図である。なおこの操作では、基板はトレイに載せた状態で取り扱われ、トレイを通しての熱伝導によって加熱されるので、トレイの熱伝導についての配慮は必要であるが、通常使用されるグラファイトや石英ガラスのトレイで

とが可能となった。

4 図面の簡単な説明

第1図は本発明の実施に使用される装置を示す模式図、

第2図は低位の伝播抑制のための熱処理履歴を示す図、

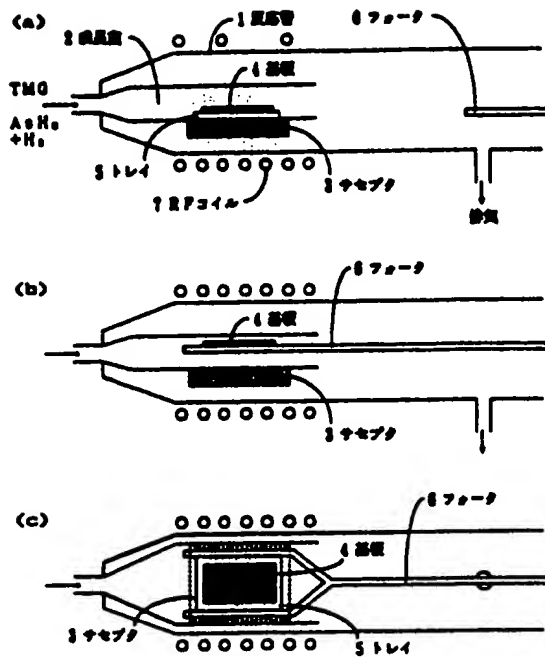
第3図は昇降速に伴う歪の状態を示す模式図であって、

図に於いて

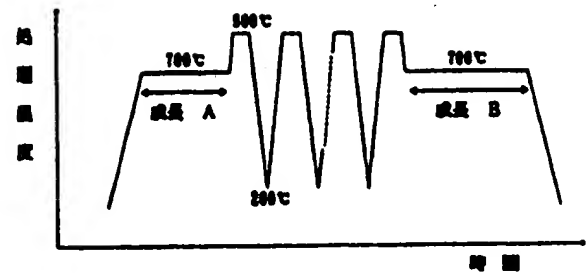
- 1は反応管、
 - 2は成長室、
 - 3はサセブタ、
 - 4は基板、
 - 5はトレイ、
 - 6はフォーク、
 - 7はRFコイル
- である。

代理人 弁理士 井 術 貞一



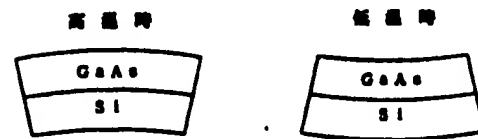


本発明の実施に使用される装置を示す模式図
図 1 図 2



転位の伝播抑制のための熱処理履歴を示す図

第 2 図



昇降温に伴う覆の状態を示す模式図

第 8 図